

低コスト位相雑音評価法

日本大学 工学部 電子工学科
准教授 今池 健

2021年12月21日

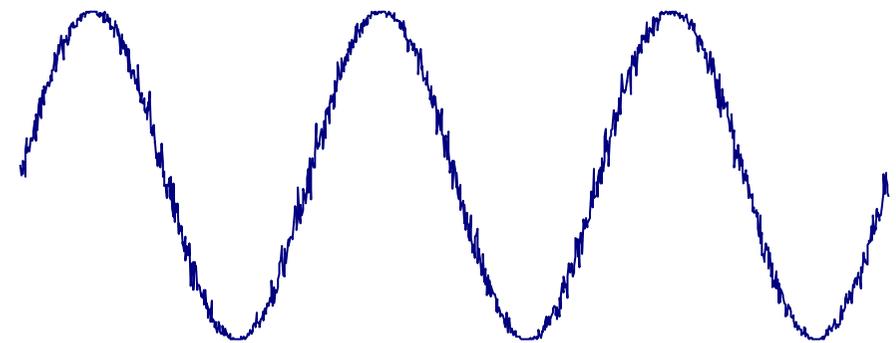
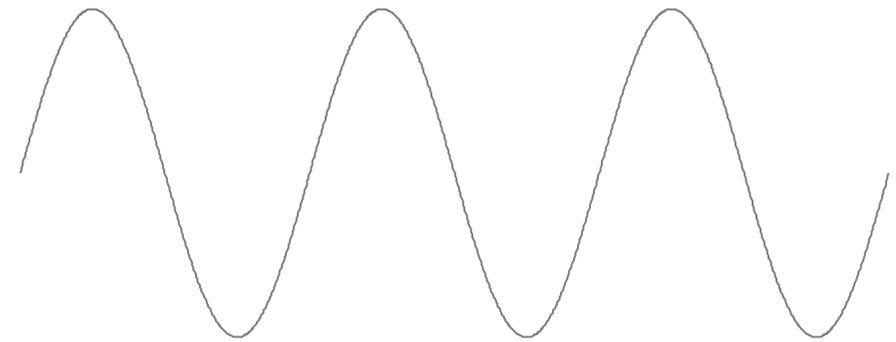
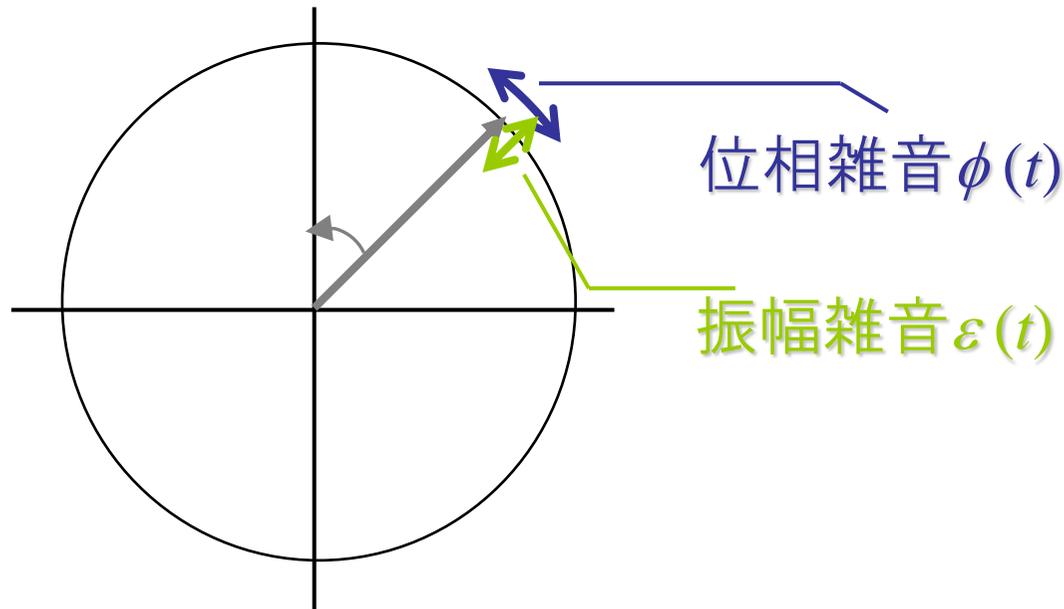
新技術の概要

- 発振器の周波数安定度を評価する指標の一つである位相雑音について、発振器出力を直接AD変換器でサンプリングし、その後の処理を全てデジタル演算で行うことで高精度な位相雑音計測を低コストで実現する。
- 従来、高精度位相雑音の測定では被測定発振器のほかに2つのPLL（位相同期）回路または、2つの基準発振器が必要であった。本技術では、被測定発振器の信号のみで位相雑音測定が可能となり、位相雑音測定器の低コスト化が実現可能である。

位相雑音計測の重要性

- 位相雑音とは
 - 周期信号の位相揺らぎ

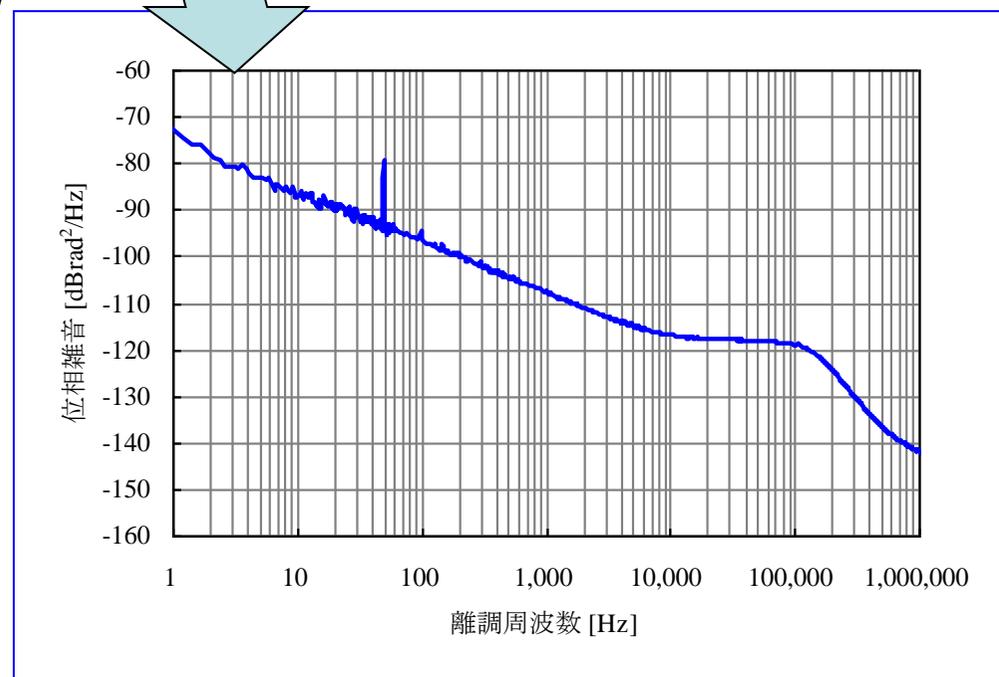
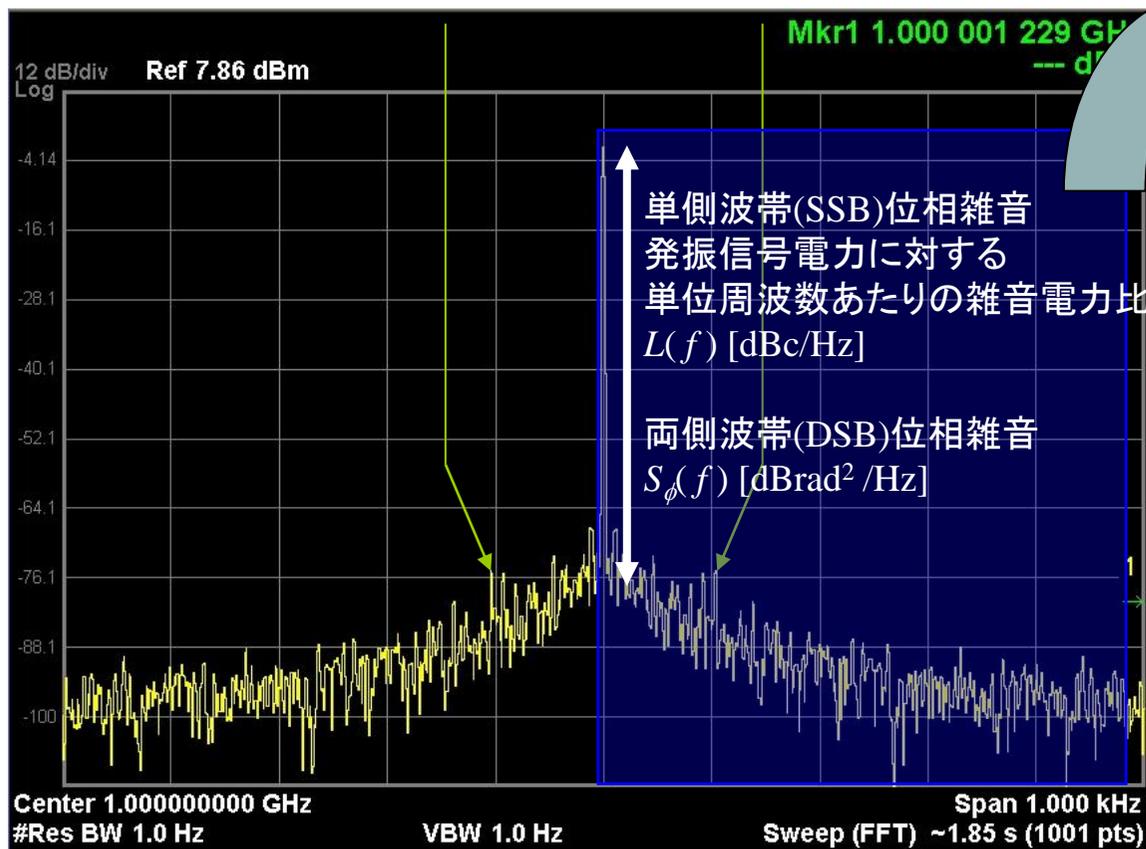
$$v(t) = V_0 \sin\{\omega_0 t + \underbrace{\phi(t)}_{\text{位相雑音}}\}$$



$\phi(t)$: ガウシアンノイズの場合

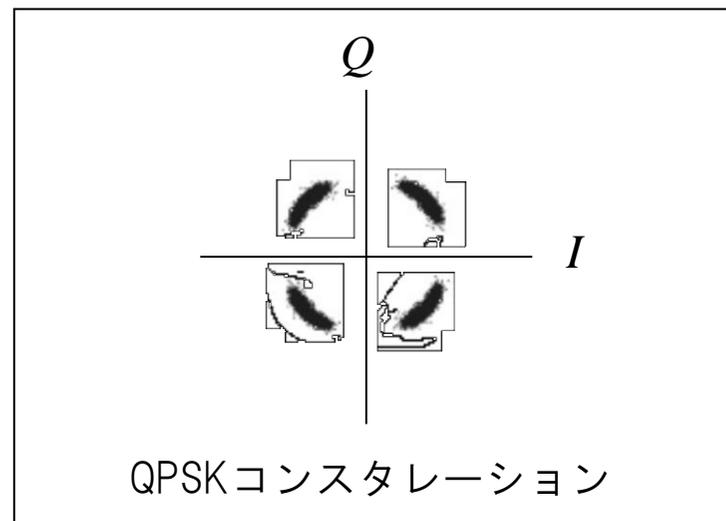
位相雑音計測の重要性

- 位相雑音とは
 - 発振周波数近傍のスペクトル広がり



位相雑音計測の重要性

- 位相雑音とは
 - 通信・クロックへの影響
 - シンボルの回転
 - アイパターンの開口減少
 - ジッタの増加



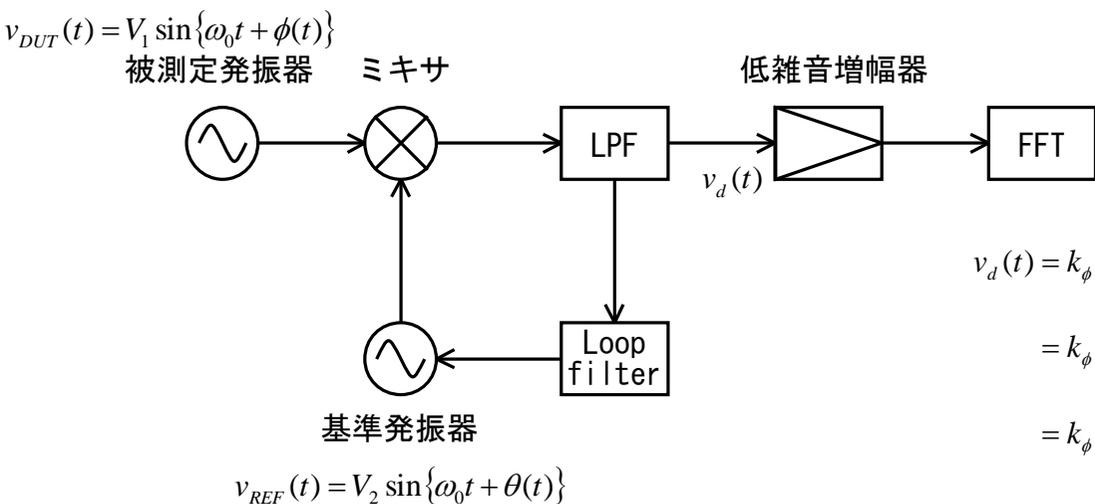
アイパターン

位相雑音の測定

- ・ 位相雑音スペクトルで評価
- ・ スペクトラムアナライザ（SA）やFFTアナライザで位相雑音を測定できる発振器は低Qの発振器（VCO等）に限定される
 - SAのダイナミックレンジ ～150 dB
 - 水晶発振器のダイナミックレンジ ～180dB
 - SAのローカルスイーパーの位相雑音が支配的
 - 被測定発振器のよりも高安定な基準発振器（リファレンス）を用意して比較計測する必要性

従来の位相雑音計測法

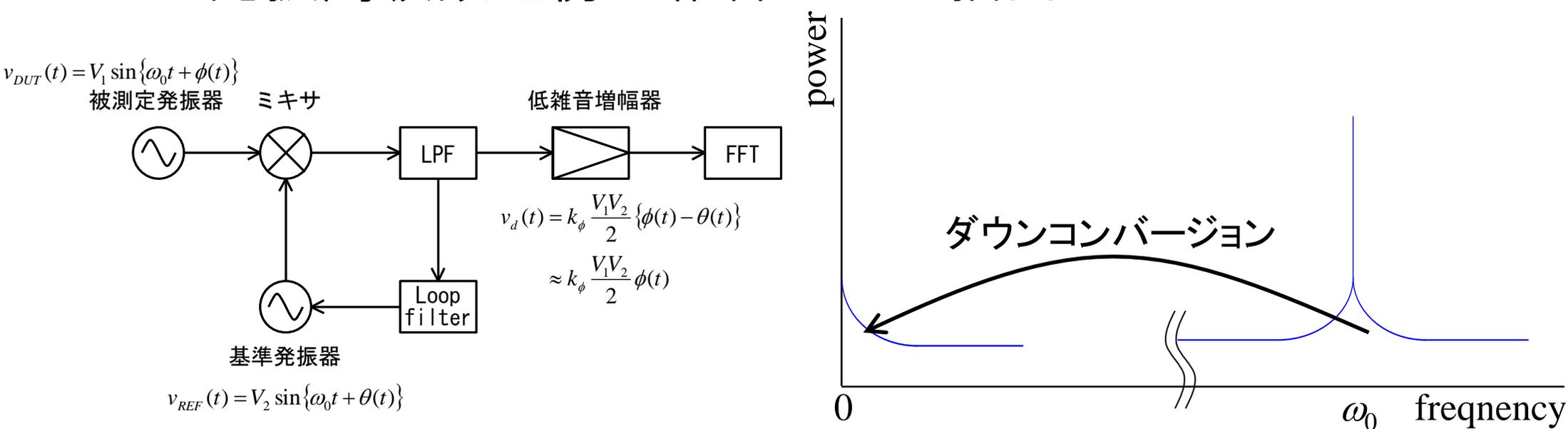
- PLL方式（アナログダウンコンバージョン）
 - 高ダイナミックレンジを得るために発振信号を除去する必要がある
 - 発振周波数の信号をDCに周波数変換
 - 発振周波数近傍の雑音のみを抽出



$$\begin{aligned}
 v_d(t) &= k_\phi \frac{V_1 V_2}{2} [\sin\{(\omega_0 t + \phi(t)) + (\omega_0 t + \theta(t))\} + \sin\{(\omega_0 t + \phi(t)) - (\omega_0 t + \theta(t))\}] \\
 &= k_\phi \frac{V_1 V_2}{2} [\cancel{\sin\{(2\omega_0 t + \phi(t) + \theta(t))\}} + \sin\{\phi(t) - \theta(t)\}] \\
 &\quad \text{LPFで除去} \\
 &= k_\phi \frac{V_1 V_2}{2} \sin\{\phi(t) - \theta(t)\} \\
 &\approx k_\phi \frac{V_1 V_2}{2} \phi(t) \quad \because \theta(t) \ll \phi(t) \ll 1 \text{ radian} \quad k_\phi: \text{ミキサの変換係数}
 \end{aligned}$$

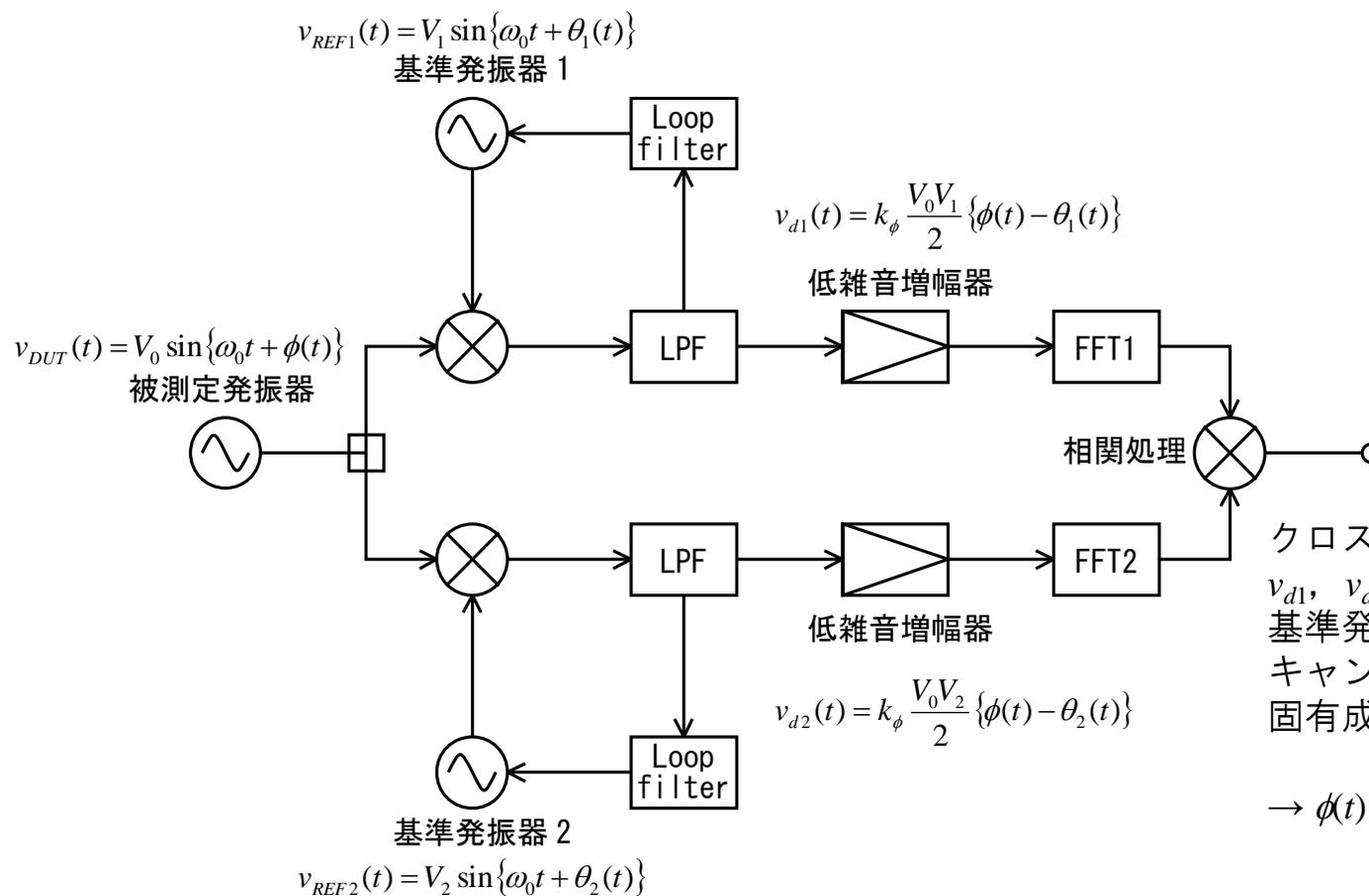
従来の位相雑音計測法

- PLL方式（アナログダウンコンバージョン）
 - 高ダイナミックレンジを得るために発振信号を除去する必要がある
 - 発振周波数の信号をDCに周波数変換
 - 発振周波数近傍の雑音のみを抽出



従来の位相雑音計測法

- 2PLL + 相互相関方式
 - 2つのPLLで基準発振器の位相雑音を低減

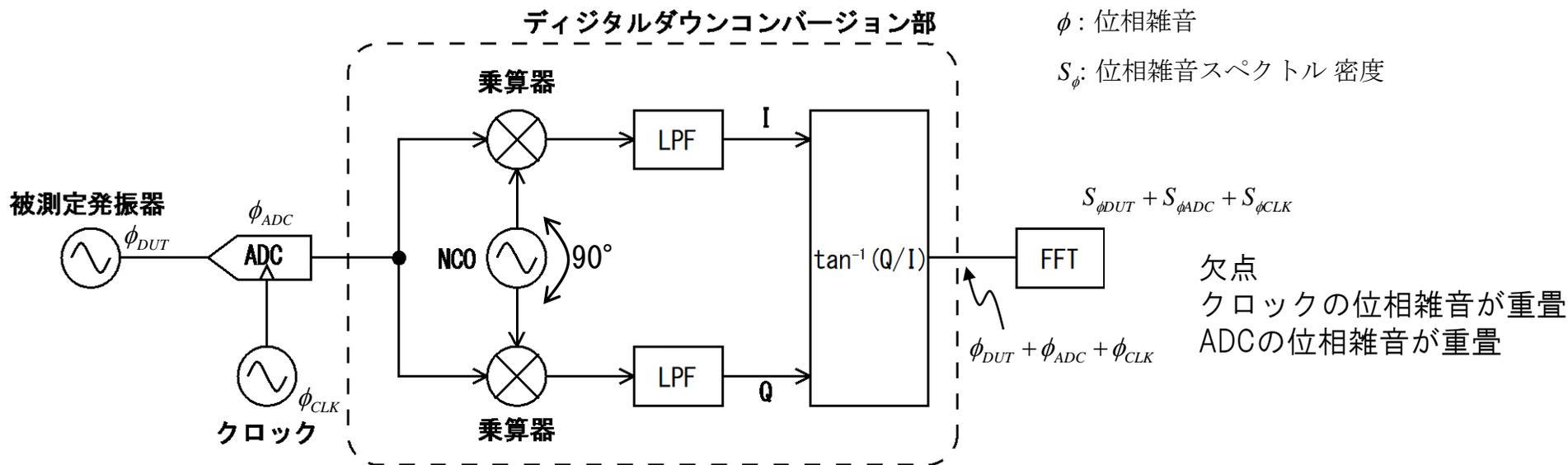


クロススペクトルの平均化処理により
 v_{d1} , v_{d2} の共通成分のみ残留
 基準発振器やミキサ、低雑音増幅器の雑音
 がキャンセルされる
 固有成分は平均化処理回数の1/2乗で減衰

→ $\phi(t)$ に比例した信号のみを測定可能

従来の位相雑音計測法

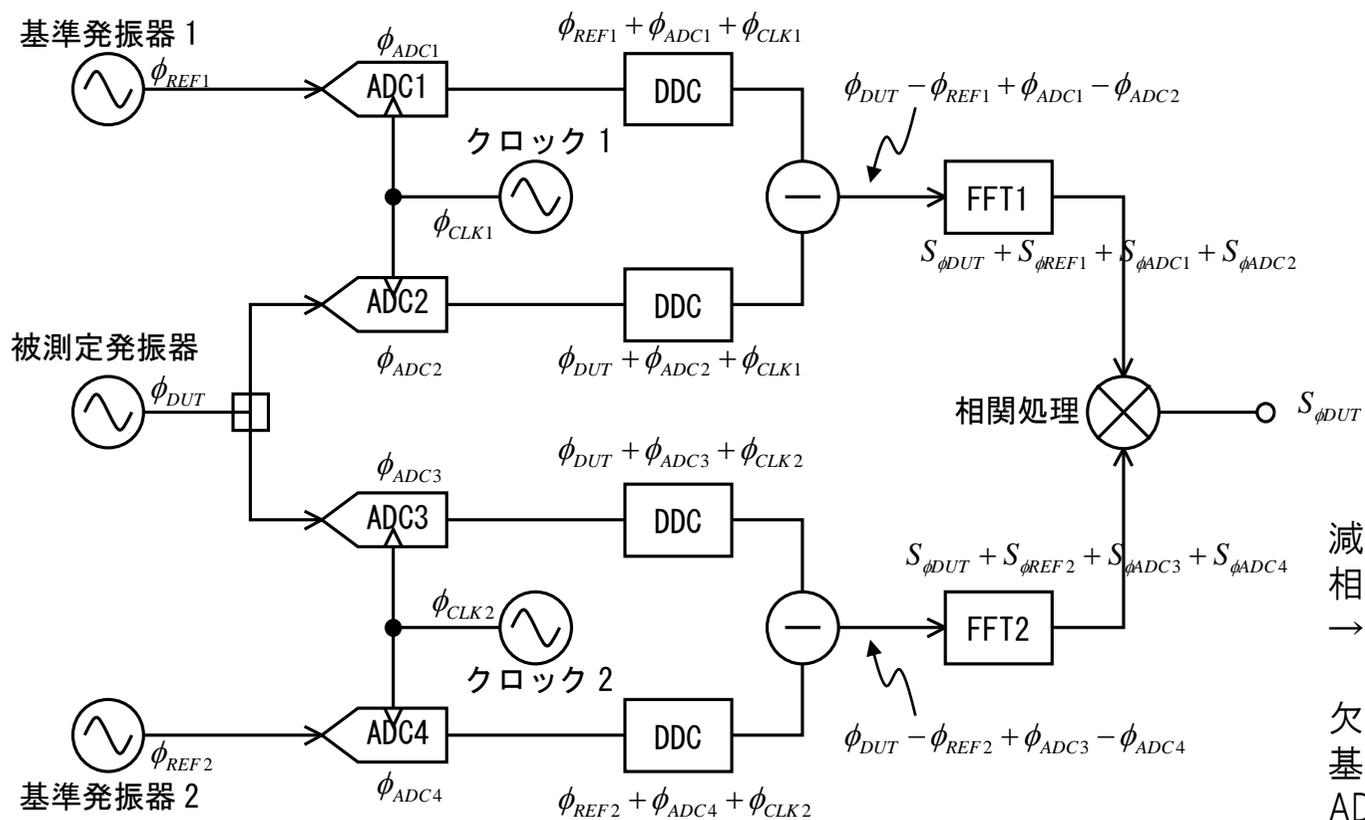
- 全デジタル方式
 - AD変換器で直接周期波形をサンプリング
 - デジタル演算により位相雑音を算出



NCO: Numerically controlled oscillator 数値制御発振器

従来の位相雑音計測法

- 4ch全デジタル方式
- 基準発振器とADCの雑音を除去する構成



ϕ : 位相雑音
 S_{ϕ} : 位相雑音スペクトル密度

減算によりクロックの位相雑音除去
相関処理によりADCの位相雑音除去
→ 被測定発振器の位相雑音のみ測定可能

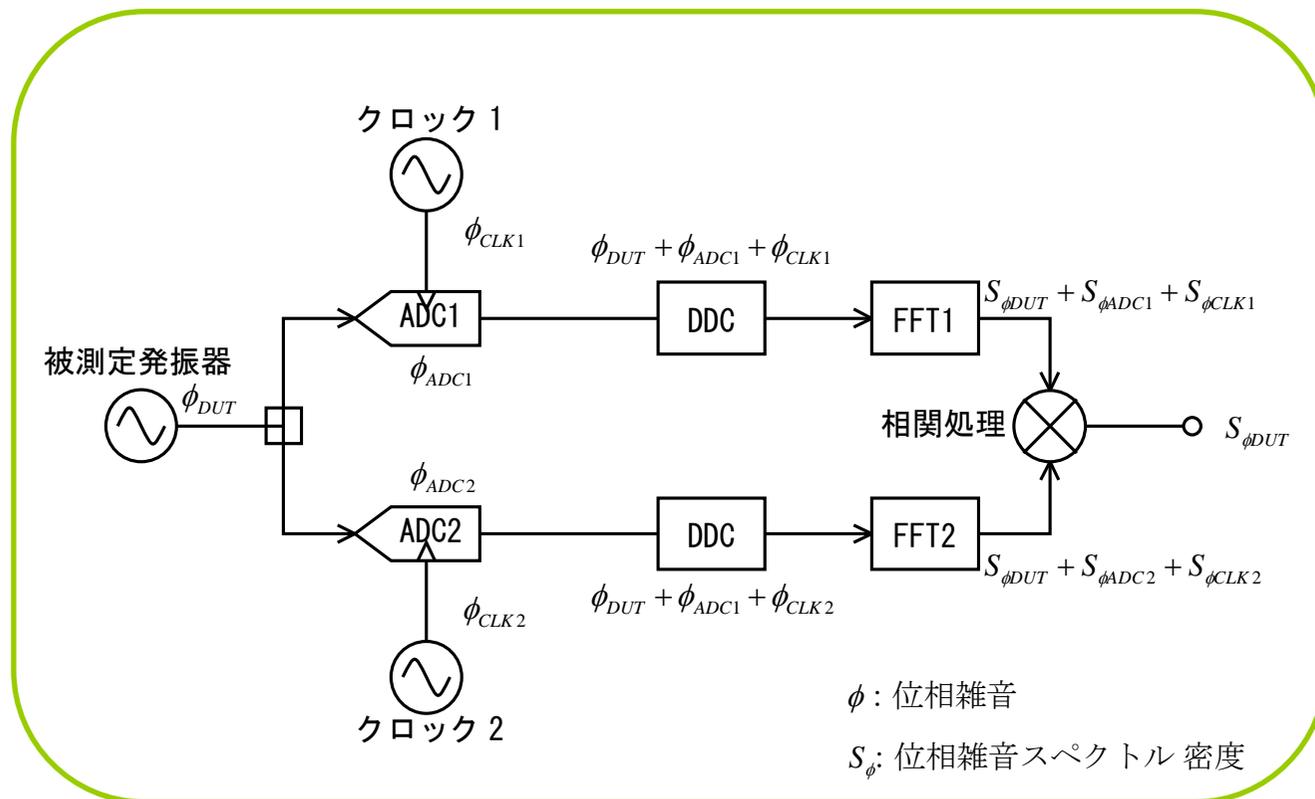
欠点
基準発振器が2つ必要
ADCが4ch必要

新技術の特徴・従来技術との比較

- ・ 位相雑音計測に必要な基準発振器が不要
- ・ A/D変換器および信号処理量が半減
- ・ 計算速度の高速化
- ・ 本技術の適用により、全デジタル型位相雑音計測器のハードウェアコストが1/2程度まで削減されることが期待される

新技術による位相雑音計測

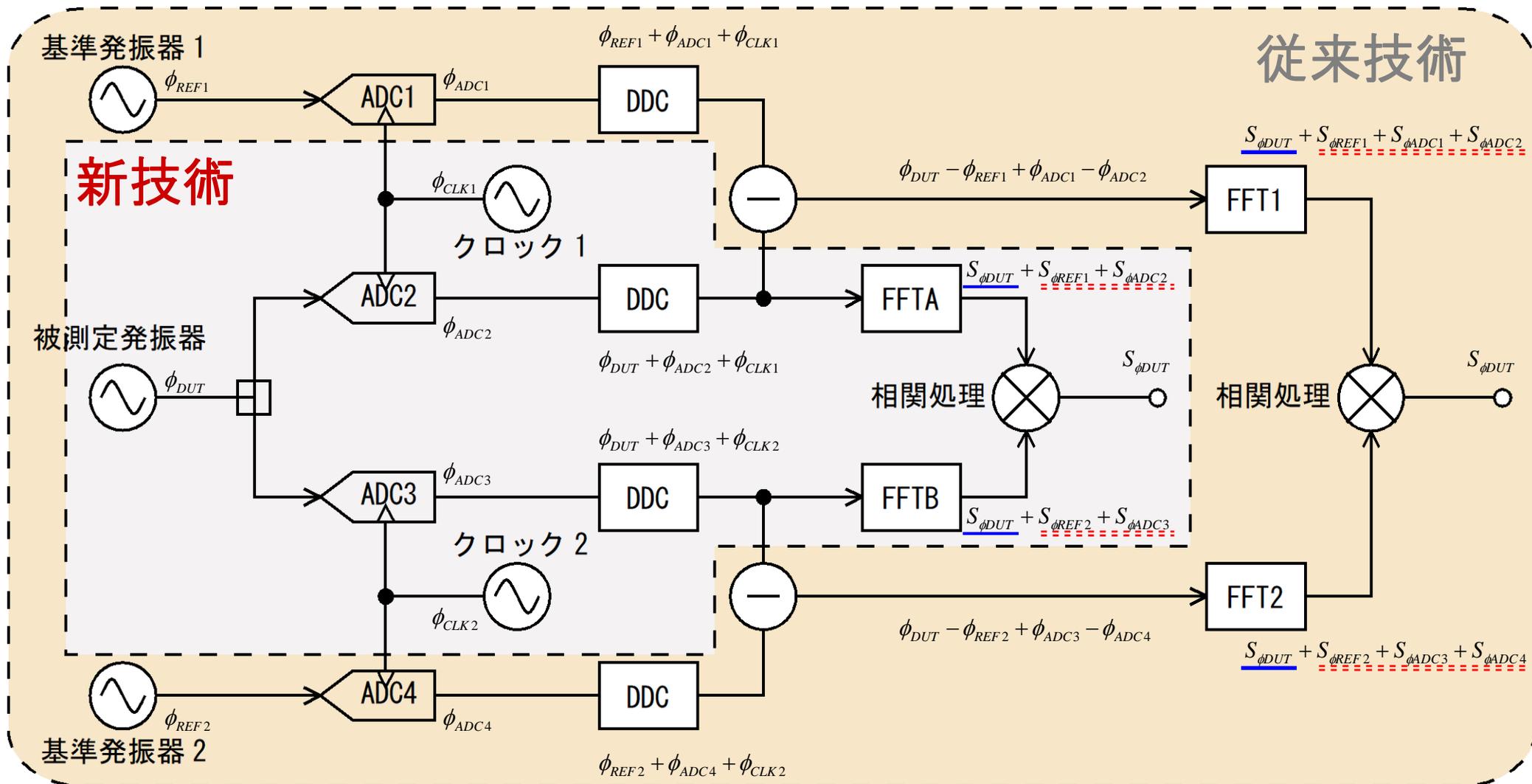
- 基準発振器を不要とした
全デジタル型位相雑音計測



特徴

- 2つの基準発振器が不要
- ADCは2chに半減
- 演算量の多いDDC部が半減
- 4ch方式の信号処理部を利用可能

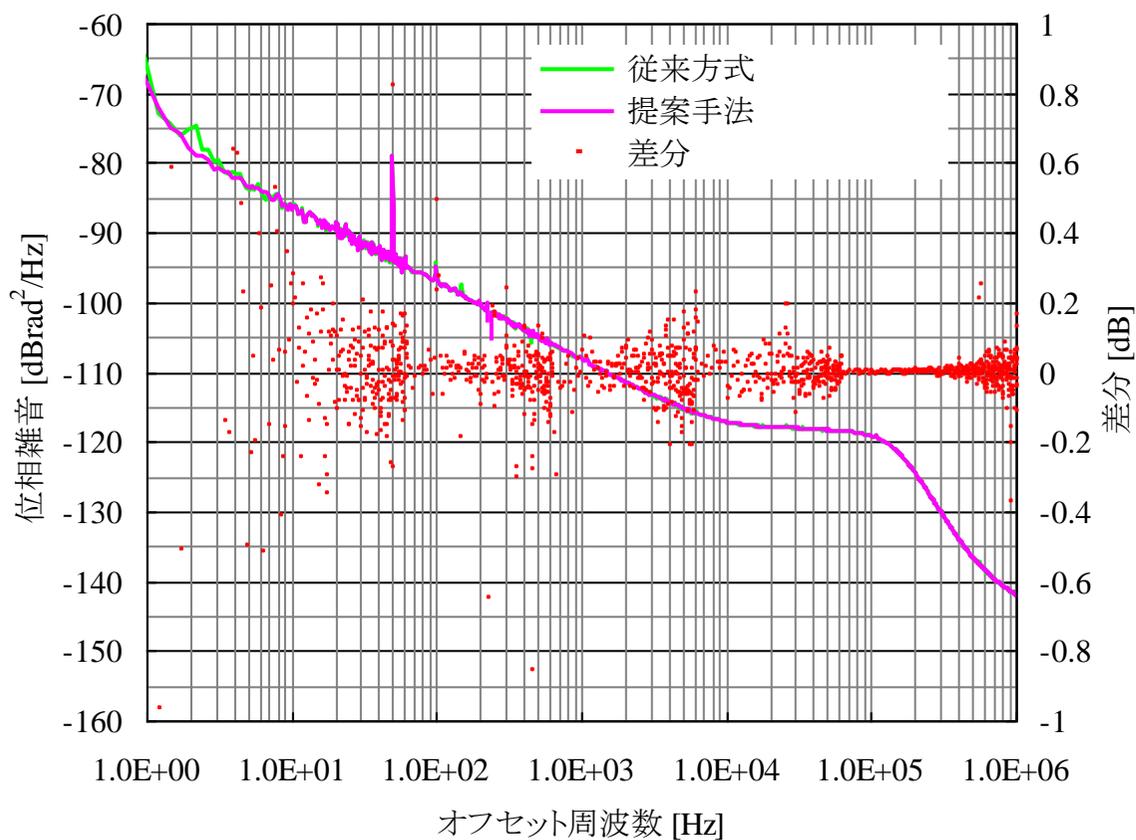
新技術と従来技術の比較



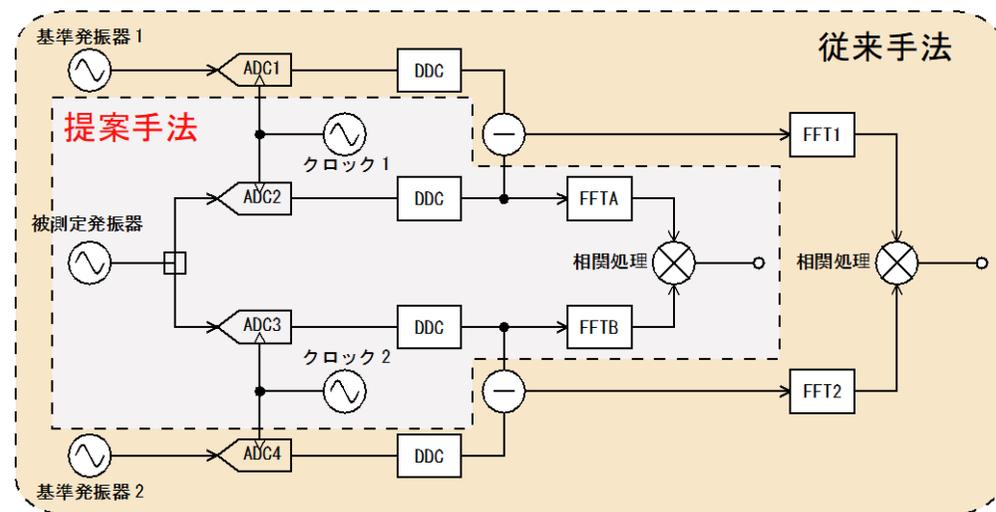
ϕ : 位相雑音

S_{ϕ} : 位相雑音スペクトル密度

新技術と従来技術の比較



周波数シンセサイザ(5 MHz)の位相雑音測定結果



想定される用途

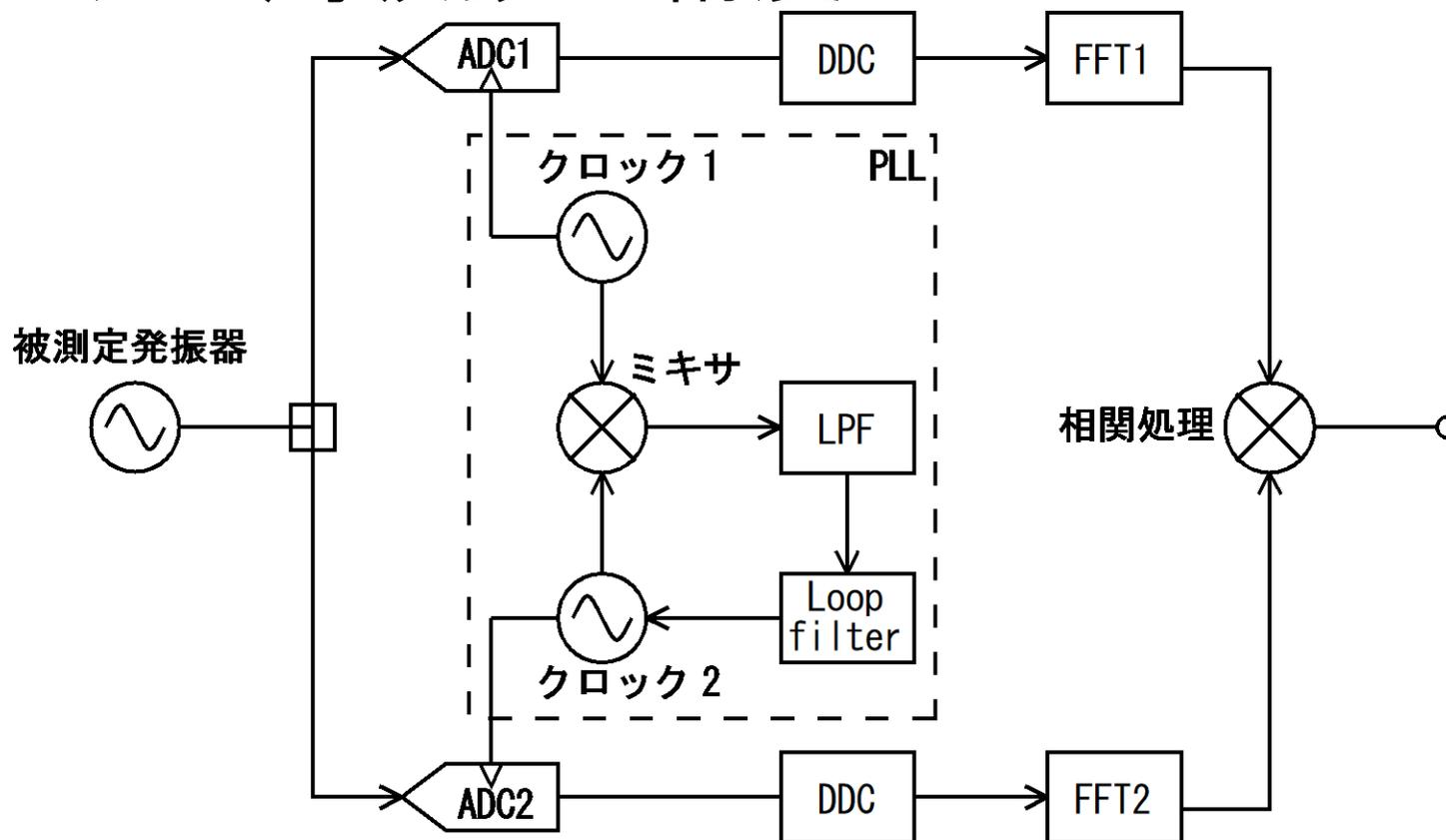
- 精密位相雑音計測
- 周期信号や回転数の揺らぎ計測
- 位相変化の微分演算による瞬時周波数計測

実用化に向けた課題

- クロック周波数の精度
- \tan^{-1} 演算の精度
- デジタルフィルタの規模削減

実用化に向けた課題

- クロック周波数の精度



クロック周波数が相関処理で除去されるためには互いの位相雑音に無相間が求められる
OCXOや原子発振器の使用、またはPLLを使用する場合は制御帯域を可能な限り狭帯域にする必要がある

企業への期待

- 低価格 F P G A と A D 変換器搭載のボードと P C との U S B 接続で安価な位相雑音計測器の商品化
- デジタルオーディオのマスタークロックや無線機の基準発振器の評価器としてオーディオ愛好家，アマチュア無線家が個人で所持可能なコストで

本技術に関する知的財産権

- 発明の名称 : 位相雑音計測装置、および位相雑音計測方法
- 出願番号 : 特願2019-044951
- 出願人 : 日本大学
- 発明者 : 今池 健

お問い合わせ先

日本大学産官学連携知財センター

TEL 03-5275-8139

FAX 03-5275-8328

e-mail nubic@nihon-u.ac.jp