

RTOS利用システムの フルハードウェア実装

関西学院大学 工学部 情報工学課程
教授 石浦 菜岐佐

2024年2月29日

本技術の適用を想定する分野

リアルタイムシステムの制御のうち

- 高い応答性能を求められる
- 計算の処理量が多い

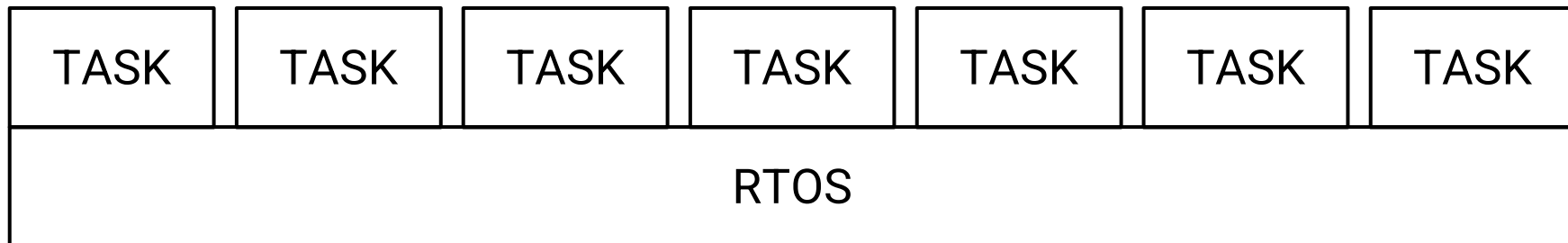
(例)

- 無人航空機
- 自立走行車
- □ ボット

...

RTOS利用システム

Real-Time Operating System

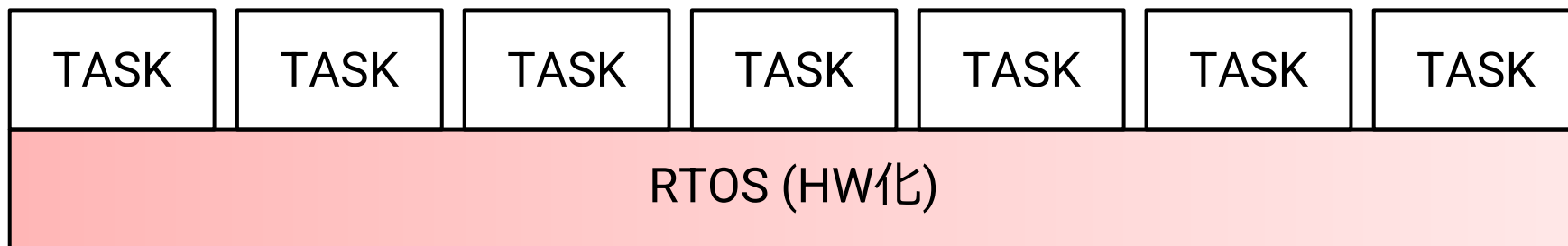


どこで時間がかかっている？

- ① タスク自体の処理
- ② CPU待ち
- ③ コンテキストスイッチ
- ④ スケジューリング
- ⑤ システムコール

従来技術 (1)

□ RTOS機能のハードウェア (HW) 化

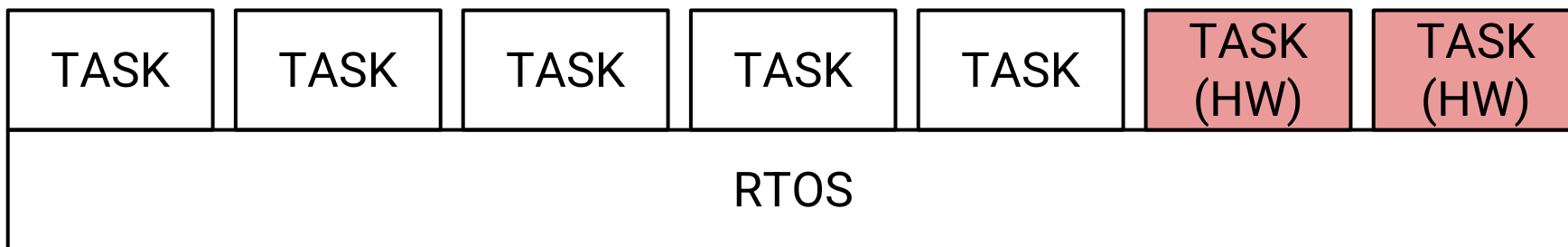


RTOS LSI (Renesas社) も市販されている

①タスク自体の処理	×	
②CPU待ち	×	
③コンテキストスイッチ	△	一部高速化
④スケジューリング	○	高速化
⑤システムコール	○	高速化

従来技術 (2)

□ 一部のタスクをHW化



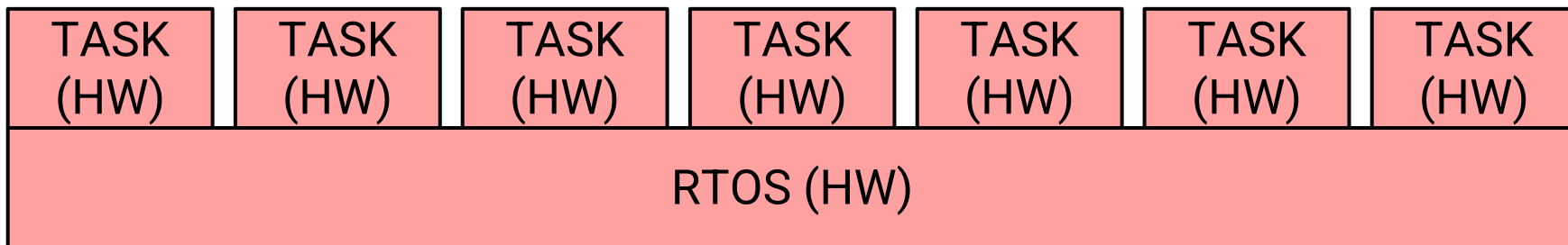
高位合成技術 (Cプログラム→HW) を活用

①タスク自体の処理	○
②CPU待ち	△
③コンテキストスイッチ	×
④スケジューリング	×
⑤システムコール	×

本技術：フルハードウェア化

ソースコードから

□ タスクとRTOS機能全て自動HW化



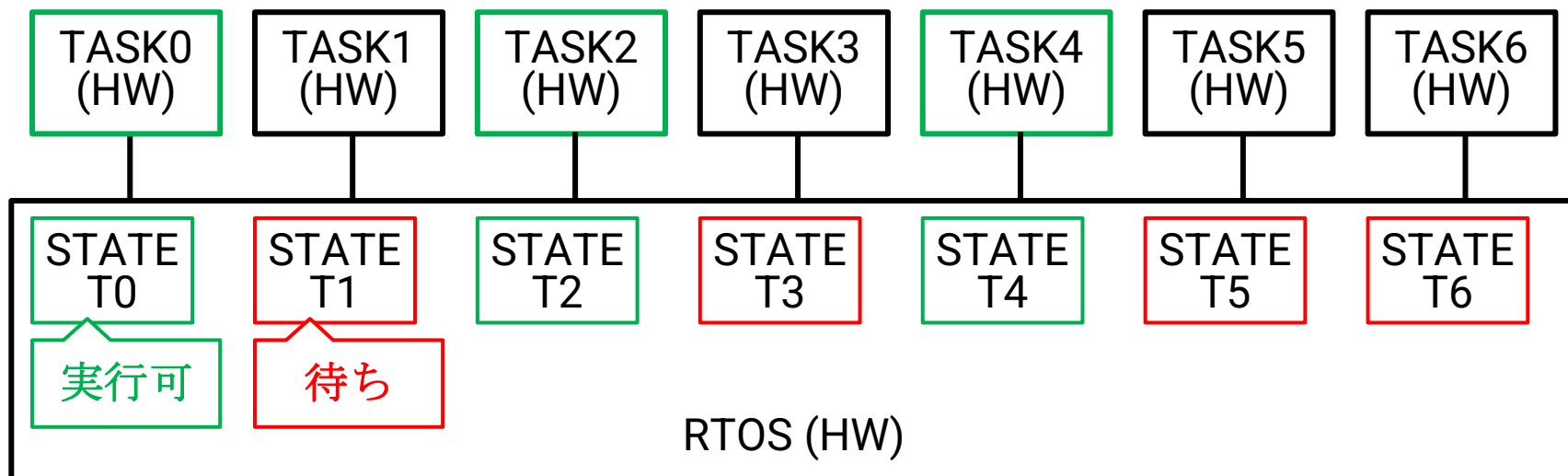
FPGA実装
を想定

①タスク自体の処理	○
②CPU待ち	○
③コンテキストスイッチ	○
④スケジューリング	○
⑤システムコール	○

ただし、単にそのままHW化するだけでは無理

(1) タスクの並列実行と制御

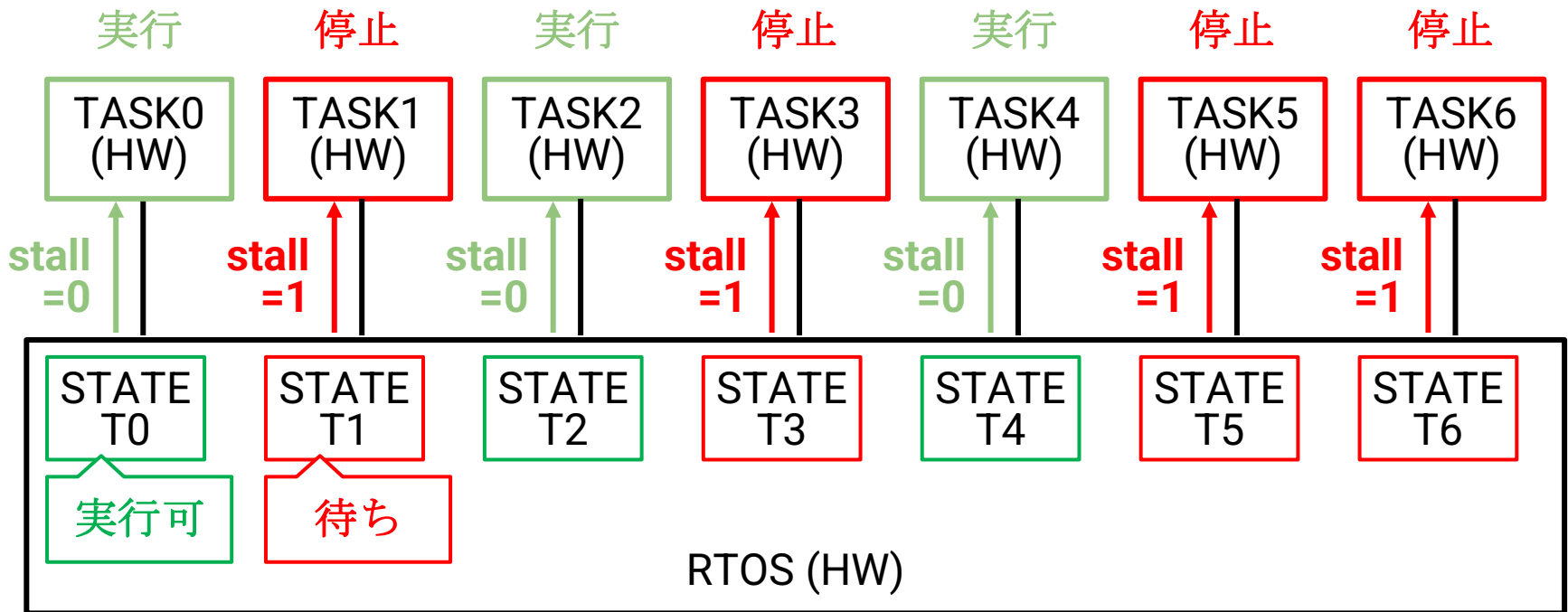
- 全タスクを独立したHWに
- 実行可能なタスクは並列に実行



①タスク自体の処理	○
②CPU待ち	○
③コンテキストスイッチ	○

(1) タスクの並列実行と制御

- タスクの状態に応じ実行/停止信号
→スケジューラの廃止



④スケジューリング

(2) システムコールのHW実行

□ 全てHWで実装

- ❖ ミューテックスロック, イベントフラグ
- ❖ データキュー
- ❖ 共有変数アクセス, メモリプール
- ❖ 他タスクの状態変更

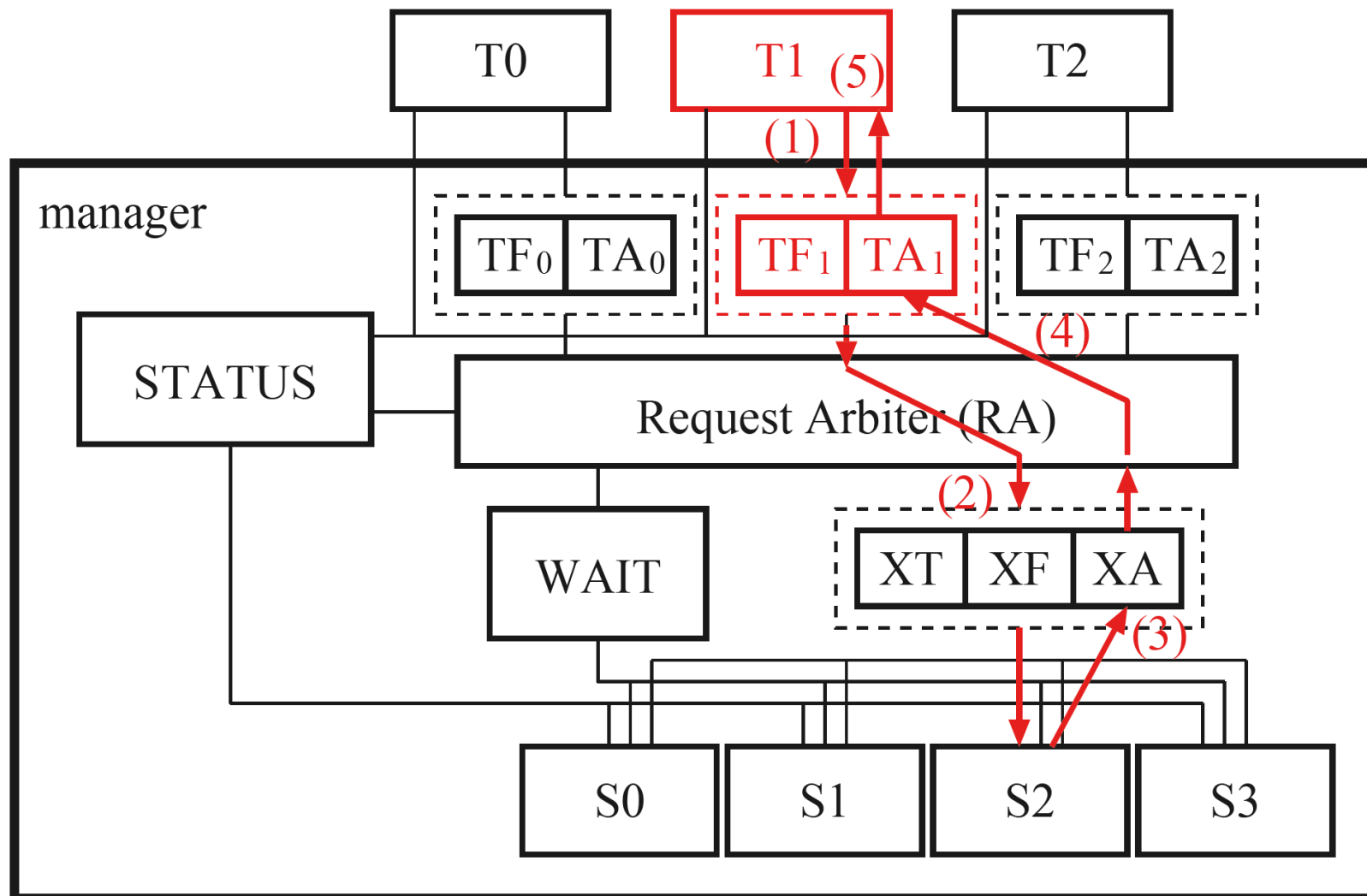
処理自体は1~5クロック

コールからリターンまで10クロック以下

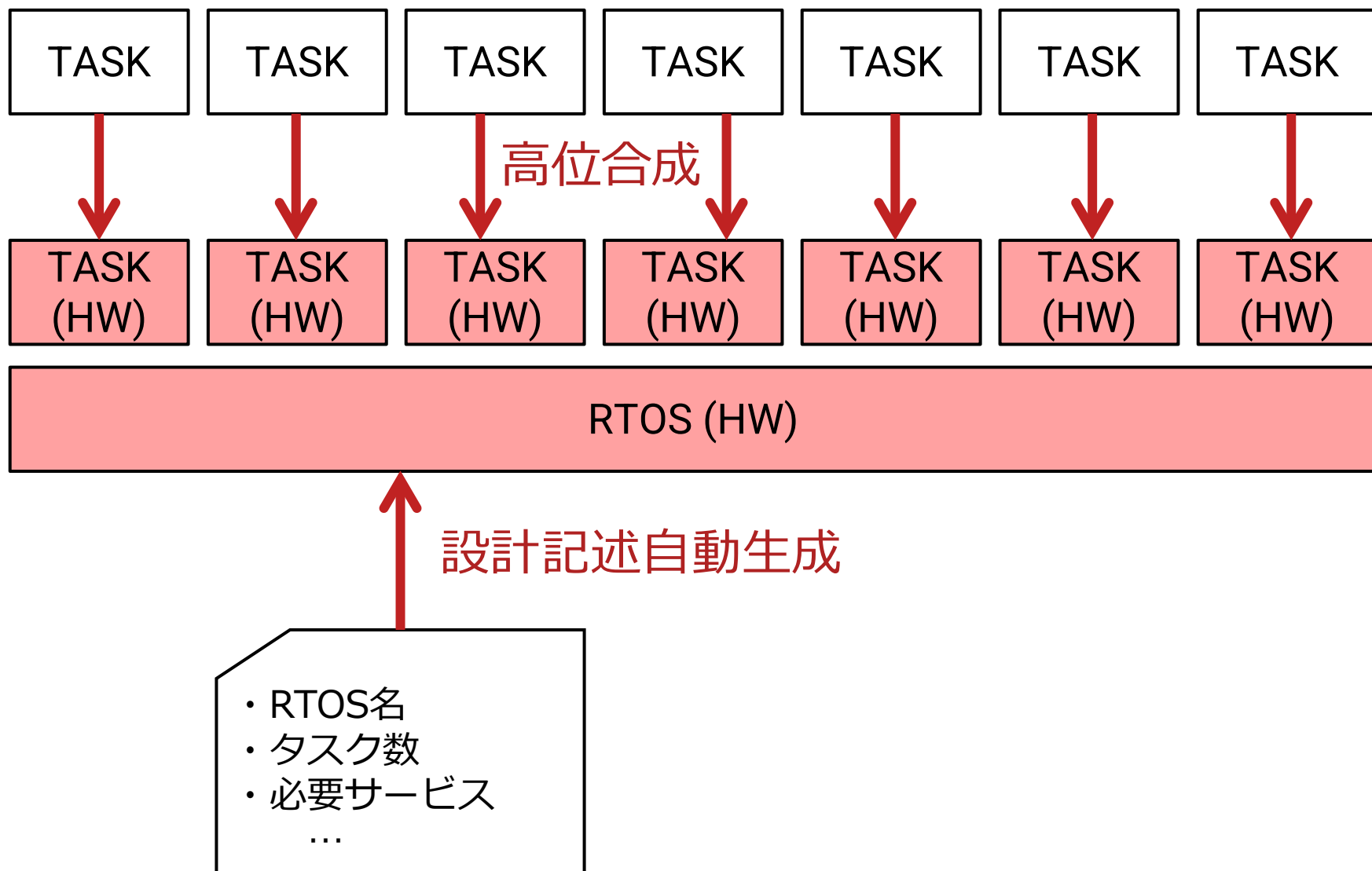
⑤システムコール	<input type="radio"/>
----------	-----------------------



(2) システムコールのHW実行



自動HW化のフロー



開発状況

- TOPPERS/ASP3を対象
 - ❖ FreeRTOSにも取り組んでいる
- ほぼ全サービスの実装可能性を確認
 - ❖ 研究レベルの実装で操作確認済み
- HDL は VerilogHDL
- 高位合成は Xilinx Vitis HLS

実装結果 (回路規模)

RTOS HW (4タスク用)

	LUT数	FF数
ミューテックス (x2)	1,070	45
イベントフラグ (x2)	170	64
データキュー (1Bx8)	117	10
共有変数 (4Bx32)	112	0
タスク制御	2,417	151
RTOS HW トップ	697	1,913
合計	4,583	2,183

(参考) 32bit MIPSコアのLUT数が3,000程度

Synthesizer: Xilinx Vivado 2020.2
Target: Xilinx FPGA Artix-7

実装結果 (処理速度)

システムコールの処理時間

	クロック数	時間 [ns]
ミューテックス (lock)	5	36.7
イベントフラグ (wait)	5	36.7
データキュー (send/receive)	5	36.7
共有変数 (read/write)	5	36.7
タスク制御 (activate)	10	73.5

動作周波数 137MHz

(参考) ソフトウェア実装 (100MHz CPU) で数~十数 μ s程度

実用化に向けた課題

- タスク数は10程度まで
 - ❖ 回路規模と動作周波数の問題
 - ❖ 現在64タスクまで扱えるよう改良中
- タスク間共有変数やメモリプール
 - ❖ タスクプログラムの書き換えが必要
- 現状HW生成システムの完成度は高くない

リアルタイムシステムの開発経験がない

企業への期待

- 簡易なサンプルプログラムの提供
- 実用上の要求の教示

本技術に関する知的財産権

発明の名称	リアルタイム処理装置及びその作製方法
出願番号	特願2018-029244
出願人	学校法人関西学院
発明者	石浦菜岐佐, 大迫裕樹

発明の名称	サービス機能の集約型リアルタイム処理装置
出願番号	特願2021-091966
出願人	学校法人関西学院
発明者	石浦菜岐佐

本技術に関する技術論文

- T. Ando, I. Muguruma, Y. Ishii, N. Ishiura, H. Tomiyama, and H. Kanbara: "Full Hardware Implementation of RTOS-Based Systems Using General High-Level Synthesizer," in Proc. the Workshop on Synthesis And System Integration of Mixed Information Technologies (SASIMI 2022), pp. 2-7 (Oct. 2022). (Outstanding Paper Award 受賞)
- H. Minamiguchi, M. Nakahara, Y. Ishii, Y. Shinohara, I. Muguruma, and N. Ishiura: "Hardware RTOS Services for Full Hardware Implementation of RTOS-Based Systems," in Proc. SASIMI 2022, pp. 14-19 (Oct. 2022).
- 安堂拓也, 石井雄吾, 石浦菜岐佐, 富山宏之, 神原弘之: "RTOS利用システムの汎用高位合成系を用いたフルハードウェア化," 電子情報通信学会技術研究報告, VLD2021-51, (Jan. 2022).
- 六車伊織, 石浦菜岐佐, 安堂拓也, 富山宏之, 神原弘之: "RTOS 利用システムのフルハードウェア化におけるサービス処理機能の集約," 電子情報通信学会技術研究報告, VLD2020-75, (Mar. 2021).
- Y. Oosako, N. Ishiura, H. Tomiyama, and H. Kanbara: "Synthesis of Full Hardware Implementation of RTOS-Based Systems," in Proc. International Symposium on Rapid System Prototyping (RSP 2018), pp. 1-7 (Oct. 2018).

お問い合わせ先

関西学院大学 研究推進社会連携機構

<https://www.kwansei.ac.jp/kenkyu>

TEL: 079-565-9052

FAX: 079-565-7910

Mail: industry-academia@kwansei.ac.jp